

# MOCVD法による化合物半導体エピタキシャル成長(Ⅳ)

住友化学株式会社

情報電子化学品研究所

高田 朋 幸\*1

福原 昇

山田 永\*2

先端材料探索研究所

秦 雅彦\*3

栗田 靖之

## Epitaxial Growth of Compound Semiconductors Using MOCVD (IV)

Sumitomo Chemical Co., Ltd.

IT-related Chemicals Research Laboratory

Tomoyuki TAKADA

Noboru FUKUHARA

Hisashi YAMADA

Advanced Materials Research Laboratory

Masahiko HATA

Yasuyuki KURITA

GaAs based compound semiconductors have been widely used for mobile applications in devices, such as smartphones, tablet PCs, base stations, and so on, because of their superior RF properties.

One of their major applications is the FEMs (Front-End Modules) of mobile phones, and InGaP-HBT which is suitable for power amplifiers in FEMs has been developed. In this paper InGaP-HBT epitaxial wafer fabrication techniques using MOCVD growth method are reviewed.

### はじめに

近年、携帯電話に代表される移動体通信機器ではクラウドコンピューティング等による通信データ量の増大、及びデータ通信の高速化への対応が高まってきている。通信モードではLTEの普及により周波数のマルチバンド化が進んでおり、2G端末では2~3であったバンド数が10バンド以上にまで増加している。また最近では携帯電話以外の機器においても無線LAN通信機能を装備するものが多く、これらの信号処理を司る各種電子モジュールの高性能化が進められている。その中でも信号通信を行うRFフロントエンドモジュールでは小型化、低消費電力化のためこれまで単体デバイスであった各素子の集積モジュール化が進んでおり、スマートフォン等のフロントエンド部ではFig. 1に示すよう

にDuplexerを集積したPAiD (Power Amplifier with Integrated Duplexer) やFEMiD (Front End Module with Integrated Duplexer) 等が用いられている。このように多様化するRFフロントエンドモジュールの中で、

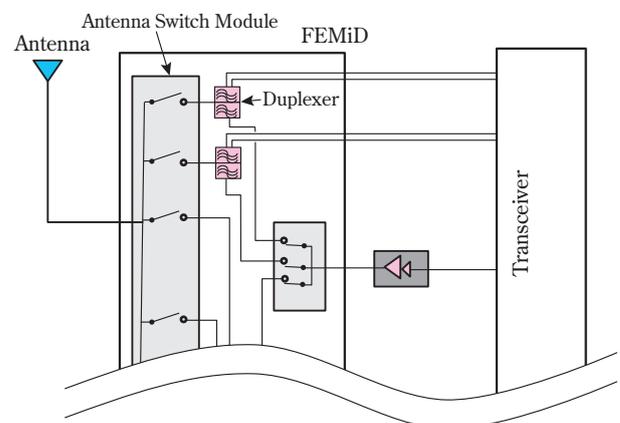


Fig. 1 Schematic diagram of front-end module in smartphones (example)

\*1 現所属：電子材料事業部

\*2 現所属：先端材料探索研究所

\*3 現所属：住友化学エレクトロニックマテリアルズ

複数のバンドに対応した出力増幅を行うパワーアンプモジュールについては、各バンドにおける増幅特性に高い線形性が要求される。また端末内で最も大きな信号の処理を行うためパワーアンプモジュールの消費電力は元々大きい、さらに複雑化する変調方式への対応により、電力消費はますます高まる傾向があり、さらに高い電力効率が求められてきている。

現在フロントエンドモジュールのパワーアンプ素子としてはSi、SiGe、GaAs等の半導体材料を用いた電子素子が用いられるが、中でもGaAsを用いた素子は高い線形性、低い消費電力という特性を持っており、上記のようなパワーアンプ用途に適している。GaAs系半導体を用いた高周波用素子としては、フロントエンドモジュールの中のアンテナスイッチや低雑音アンプに用いられるp-HEMT (pseudomorphic High Electron Mobility Transistor) はその代表的なデバイスのひとつである。このp-HEMTの開発については本誌にてこれまで幾度か技術概要を述べてきた<sup>1)-3)</sup>。一方パワーアンプ用途では後述するようにHBT (Heterojunction Bipolar Transistor) が特に優れた特徴を有していることから今日広く用いられている。またその市場も急速に拡大しており、本報告においてはGaAs系HBTの技術開発について述べる。

## HBTの原理と特徴

典型的なHBTの構造をFig. 2に示す。スイッチ用に用いられているp-HEMTに代表される電界効果トランジスタとの最大の違いは電流の経路であり、p-HEMTが基板の横方向に電流を流すのに対し、HBTでは縦方向に電流を流すことである。この方式により、数10nmという極薄の量子井戸チャンネル幅に電子を流すp-HEMTと比較し、圧倒的に電流経路断面積を大きく取ることができ、大電流を制御するパワーアンプ用途に適している<sup>4)</sup>。また別の見方をすれば素子面積当たりの

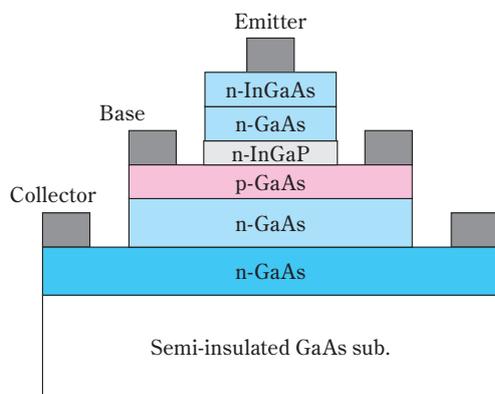


Fig. 2 Typical HBT (Heterojunction Bipolar Transistor) structure

電流量を多くとることができるため、素子サイズの小型化が可能であるともいえ、実装面積・体積に対する小型化要求の強い携帯端末向け用途におけるHBTの最大のメリットのひとつとなっている。出力電力の制御方式についてみれば一般にp-HEMTではゲート電圧=0の際に一定の電流が流れるノーマリオン型で高い電流密度確保できるが、最大電流出力時 (正ゲート電圧)、及びシャットオフ時 (負ゲート電圧) という動作振幅間で正負2つの電源を必要とする。ゲート電圧ゼロ時にシャットオフ状態で、正ゲート電圧のみで電流増減を制御する、いわゆるノーマリオン型も可能であるが、有効チャネル電荷密度が少なくなるため、電流密度が低くなり、必要な出力電流を確保するためには素子面積が増大する欠点がある。一方HBTでは、元々ベース電流信号に必要な極性とコレクタに印加する電流極性が一致しているため、単一電源で駆動できるという利点があり、電源電圧回路が簡素化出来、かつ元来の高い単位面積当たりの電流密度とも相俟って、小型で高い出力電流を制御可能なパワーアンプが形成できるのが特徴である。

次にHBTを構成する結晶のバンド構造について述べる。GaAs、InP等の化合物半導体においては混晶を用いてヘテロ接合を形成することで多彩なバンドラインナップを形成可能である。例えばGaAs半導体上にバンドギャップの大きなAlGaAsやInGaPを格子定数を一致させつつ積層することでバンド不連続構造を作製できる。またAlGaAsとInGaPでは真空準位からの伝導帯下端、及び価電子帯上端までのエネルギー差が異なるため、これらを組み合わせることで目的に応じて適したバンドラインナップを作り込むことができ、電子用、光用デバイスに広く用いられている。HBTの場合では後述するようにGaAsからなるベース層に隣接してバンドギャップの大きなAlGaAs、あるいはInGaPからなるエミッタ層を形成することで、ベース層の価電子帯とエミッタ層の価電子帯との間に高いエネルギー障壁が形成され、ベース層に注入された少数キャリアのエミッタ層への拡散を抑えることができる。これによりトランジスタ駆動時の電流ロスを低減することができ、高い電流増幅率が実現できている。

ここで述べるGaAs系材料を初めとする多くのIII-V族化合物半導体においては電子の走行速度が速いため、電子を多数キャリアとする電子デバイスが大半である。例えばp-HEMTが電子のみで電流を制御するモノポーラデバイスであるのに対し、HBTにおいても走行速度の速い電子を多数キャリアとするnpn構造が一般的であるが、電子と共に信号源としての正孔 (ホール) をも制御する必要があり、n型だけでなくp型の結晶成長制御が必要である。一般的なHBTのバンド構造をFig. 3に示す。ベースに電圧を印加していない場合、エミッタに対しコレクタを正にバイアスした状態においても

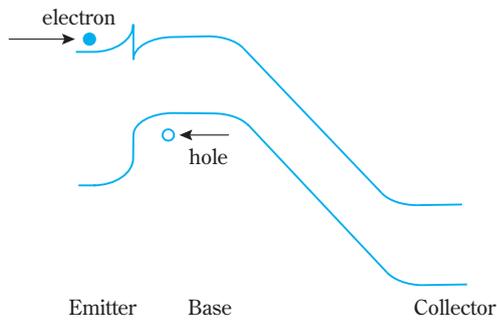


Fig. 3 Band structure of HBT

ベース層とエミッタ層との間で形成されるpn接合に起因するエネルギー障壁により電流移動は生じないが、ベースに正電圧を付与することによりベースエミッタ接合は順バイアス状態となり、エミッタからベースに電子が注入される。エミッタから注入された電子の一部はベース内及びエミッタ/ベース界面でベース層に注入されたホールと再結合し、ホール再結合電流 $I_{Br}$ となる。再結合しなかった電子はそのままコレクタへと流れ込み、コレクタ電流 $I_C$ となる。一方ベース層内のホールの一部はエミッタ層に逆注入され、逆注入ベース電流 $I_{Bh}$ となる。従ってトランジスタのベース電流は

$$I_B = I_{Br} + I_{Bh}$$

で表され、ベース電流とコレクタ電流の比で表される電流増幅率 $\beta$ は次式で表される。

$$\beta = \frac{I_C}{I_B} = \frac{I_C}{I_{Br} + I_{Bh}}$$

ホモ接合バイポーラトランジスタと比較してHBTではエミッタ/ベース間の価電子帯障壁を大きくとることができるため、 $I_{Bh}$ を小さくでき、高い $\beta$ 値を得ることができる。

また高周波動作についていえば、電流増幅の高周波指標である最大遮断周波数 $f_T$ はベース、コレクタの電子走行時間の和に反比例するため、高い周波数に対応する場合にはそのような層構造設計が必要になってくる<sup>4)</sup>。具体的にはベース層の膜厚を薄くすることやベース層に電界がかかるような構造で電子を加速することで $f_T$ は高めることができる。また電力利得の高周波指標である $f_{max}$ についてはベース/コレクタ間容量とベース抵抗に依存することが知られている。従って $f_T$ 、 $f_{max}$ ともに向上させるにはベース層を結晶性良く高濃度ドーピングしてベース抵抗を下げるのが肝要である。

## MOCVD成長HBTエピタキシャル結晶

MOCVD法によるp-HEMTの結晶成長制御について

はこれまで本誌にて報告してきた。HBT成長においても基本的なMOCVD成長技術は共通であり、同様の技術を適用しているが、結晶材料の違い、またデバイスでの電流制御方法の違いからp-HEMTとは異なる成長技術の適用も必要である。それら成長技術とデバイス特性との関連について以下に述べる。

### 1. p型GaAs結晶の成長と電流駆動初期のドリフト現象

GaAs系HBTの場合ベース層には通常p型GaAs層が用いられる。p型GaAsを成長する際に添加されるアクセプタとしては、II族元素であるBe、Mg、Zn、やIV族元素であるC等が用いられる<sup>5)</sup>。一般にII族原料は高いp型キャリア濃度を得るのに適しており、レーザやLEDの電極コンタクト層等光用途では用いられているが、結晶中での拡散速度が速いという問題があり、高濃度でかつ急峻なドーピングプロファイルが必要とするHBT用には不向きである。HBTのpn接合界面においてドーパントの相互拡散が生じるとお互いを補償し合うこととなる。このようなドーパント同士の補償が生じることによって結晶中のイオン化不純物濃度が上昇するため、移動度つまりキャリアの走行速度の低下を招くことになる。またヘテロ接合材料においては、結晶組成界面とpn接合界面が一致した設計が必要であるが、不純物拡散が生じた場合、pn接合界面のずれあるいは劣化が生じ、トランジスタのターンオン電圧など重要なデバイスパラメータが変動しその動作特性及び信頼性に深刻な影響を及ぼすため相互拡散のない急峻なドーピングプロファイルが必要となる。この点では拡散係数の極めて小さいCがベース層アクセプタ元素として適している。Cをドーピングするためのドーパント源としては、 $CBr_4$ や $CBrCl_3$ 等のハロメタン系ガスの他、As源としても用いることができるトリメチルAsやターシャリブチルAs等の有機砒素ガスも使用することができる。またGa源としてトリメチルガリウムを用いる場合には、そのメチル基からのCが自然に結晶中に取り込まれる現象を利用してC源とすることもできる。一般的にMOCVD法を用いたGaAs成長に際しては、結晶性の確保及び膜厚制御性の観点から、分解解離圧の大きいAsを過剰に供給しつつGa原料供給律速条件下でGa原料流量を精密に制御しながら結晶成長を行うことが多い。そのため、これらの結晶制御の観点からも精密な制御が必要なAs、Ga原料とは独立にCドーパ量を制御できるハロメタン系ドーピングが利用されるケースが多い<sup>6)</sup>。

しかしCをドーパントとして用いp型GaAs結晶を成長する場合にも生じる問題がある。一般に半導体結晶中へのドーピングによる電気伝導性制御においては、得られる最大キャリア濃度は半導体材料固有のバンド構造に依存していることが知られている。具体的にはn型

ドーパでは伝導帯下端と電荷中性準位のエネルギー差が各半導体材料において得られる最大キャリア濃度の経験値と強い相関を有することが実験的に知られており、各半導体材料のバンド構造における電荷中性準位の位置と伝導帯・価電子帯位置との相対関係により、当該半導体材料の最大キャリア濃度は概ね決定されると考えてよい<sup>7)</sup>。このバンド構造から決定される最大キャリア濃度以上のドーパントを供給した場合にはドーパント原子は結晶中に取り込まれるものの、それを補償する欠陥等が結晶中に導入されることで、エネルギー的に安定な状態へと移行する。この時の欠陥については空孔形成や原子の格子間位置配置によるもの、及びそれらの複合欠陥が挙げられるが、MOCVD法でGaAs結晶中にCをドーピングする場合にはHが結晶中に取り込まれCと結合しCアクセプタを補償する。このようなCドーパGaAs結晶をベース層としたHBTを作製すると、Cアクセプタを補償するHによりデバイス動作が影響を受けることとなる。これがBurn-in effectと呼ばれる現象であり<sup>8)</sup>、HBTに通電を開始するとその電氣的、及び熱的ストレスによってC-Hの結合状態に変化が生じ、Cアクセプタの補償が解消される。その結果ベース層のキャリア濃度が変化することになり、結果としてコレクタ電流、及び電流増幅率が変動する (Fig. 4)。このような通電初期の特性変動を抑制するためにはp-GaAs結晶中のH原子濃度を予め低減しておく必要があり、一般的にはCドーパGaAs層成長後のin-situでのポストアニール処理工程が用いられる。p型キャリア濃度 $4 \times 10^{19} \text{cm}^{-3}$ 程度の高濃度p型GaAsをベース層に用いる場合においても、ベース層成長直後には $> 7 \times 10^{18} \text{cm}^{-3}$ 程度存在していたH濃度がポストアニール処理後には $\leq 7 \times 10^{17} \text{cm}^{-3}$ 程度に低減でき、通電初期のコレクタ電流変動を抑制することができている。このようにCアクセプタを用いたp型GaAsベース層を適用することで

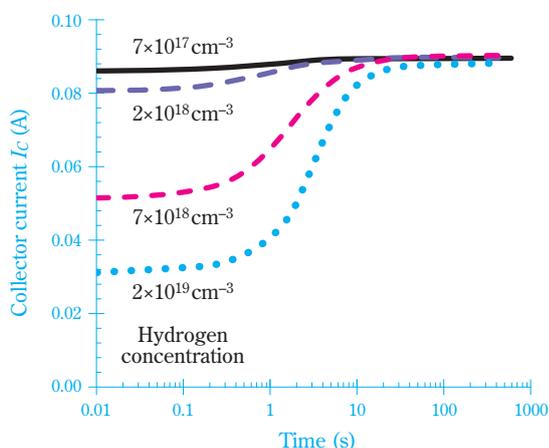


Fig. 4 Initial collector current drift (Burn-in effect)

上述したような $f_T$ 、 $f_{max}$ の値も現在の移動体通信用途実用レベルの特性が達成できている。このポストアニールを用いる方法は結晶成長時にHで不活性化することで電荷中性準位と価電子帯上端のエネルギー差を保ちつつCを高濃度にドーパし、成長後のポストアニール工程でCを活性化することで熱平衡に近いMOCVD成長条件では通常達成し得ない高いキャリア濃度を得ることができるという点では非常に有効な手法である。因みに2014年ノーベル賞を受賞した青色発光素子のp型層として用いられるMgドーパGaN層も同様の手法により、成長時には水素により不活性化されているMgアクセプターをポスト成長アニールにより水素を離脱させることによって前述のバンド構造から予想される最大ドーピングキャリア濃度を遥かに上回るp型キャリアの活性化・高濃度化に成功した事例である。

CをGaAsにドーピングする手法は上述したように主に2種類あり、一つは、 $\text{CBr}_4$ や $\text{CBrCl}_3$ を外部から導入する手法であり、もう一つはGaおよびAsの構成原料であるTMG (トリメチルガリウム、 $(\text{CH}_3)_3\text{Ga}$ )、 $\text{AsH}_3$  (アルシン、 $\text{AsH}_3$ )の供給比、いわゆるV/Ⅲ比を調整することである。我々は、V/Ⅲ比を調節することでHBTにおける電流増幅率を制御する技術を見出し、かつ結晶中に取り込まれる水素濃度を低減することで、Burn-in effectを十分低減できるデバイス特性を実現している。

## 2. 結晶中への高濃度n型ドーパとHBT特性との関係

通電動作時のHBTデバイス是一种の抵抗素子と考えることが出来る。電力ロスを少なくするという点では、HBT各層の抵抗を下げると共に、HBTを構成する主要層の外部出力端子である電極形成においてもその接触抵抗を下げるのが重要であり、それを実現するための適切な電極材料の選定及びエビ設計が求められる。エビ設計の上では電極/半導体間のエネルギー障壁をできるだけ下げることがポイントとなる。ベース層については上述のp型高キャリア濃度ドーピング技術により接触抵抗を低減しているが、n型GaAsからなるコレクタ層、n型InGaAs層からなるエミッタ層についても同様に接触抵抗の低減を図る必要がある。とりわけエミッタにおいては、比較的大面積がとれるコレクタ電極やベース電極に比べ、非常に小さな電極面積を形成する必要があるため、電極面積に反比例して大きくなる電極の接触抵抗やベースまでのエミッタ層の縦方向抵抗の低減は重要な課題である。GaAs系化合物半導体上にオーミック接触を形成するための方法として、ドーパントとなる元素を含む電極材料を蒸着等で製膜し、引き続き熱処理を行うことによってドーパント元素を結晶中に拡散し、高キャリア濃度領域を形成し、接触抵抗を低減する方法がある。電界効果型トランジスタ

(FET)のような横型デバイスのソース、ドレイン電極にはこのような拡散技術が用いられることが多いが、縦型デバイスであるHBTでは、ドーパント元素の拡散がトランジスタ動作に影響を及ぼす場合がある。具体的に言うとエピ最表面に形成したエミッタ電極に対して拡散処理を行うと、キャリア濃度制御を行うべきベース層/エミッタ層間のキャリア濃度に変化し、ひいてはベース/エミッタ間バイアス電圧変化時の応答特性が元の設計値に比べ変化することとなる。従ってエミッタ電極については熱処理による拡散なしに低接触抵抗を実現できることが望ましく、エピ設計上ではエネルギー障壁の小さい材料の適用、及び障壁のトンネリングを可能にするような高キャリア濃度ドーピングが有効となる。エネルギー障壁の小さいエミッタコンタクト層材料としては、高In組成のInGaAsが挙げられる。InGaAsはそのIn組成が大きくなるに連れて電子親和力が大きくなり、電子注入に対するエネルギー障壁は低くできる。また先に述べたバンド構造上の特長によりGaAsに比べ遥かに高いドーピング濃度が得られることも大きな利点である。但しInGaAsはGaAsと格子定数が異なるため、格子歪みによって結晶中に欠陥が導入されやすい。エミッタコンタクト層はHBT構造の最上部に位置しており、その上への結晶欠陥伝搬は問題とはならないが、このような結晶欠陥が余りに多い場合、それ自体の形成する欠陥準位の影響により電流のロスにつながるため、結晶欠陥の少ない層を形成できるような層構造設計、及び成長条件の最適化が必要である。このInGaAsエミッタコンタクト層へのn型高濃度ドーピングに用いるドナー元素としてはSi、Ge、S、Sn、Se、Te等が用いられ、 $>2 \times 10^{19} \text{cm}^{-3}$ の高濃度ドーピングが可能である。ドナー元素としては低いイオン化エネルギーであることがドナー活性化の点で好ましいが、一方では高濃度にドーピングするため、反応炉内壁面等に吸着し次第に放出されるような特性を持つドーパントソースの使用は量産安定性の点で問題となることがある。その点では吸着、脱離の影響が少なく、かつ急峻なドーピングプロファイルが形成可能なSiが量産には向いているといえる。

一方コレクタ側のコンタクト層についてはGaAs層が用いられることが一般的である。これはコレクタコンタクト層についてはその下方にトランジスタ動作する電流経路がないため電極の拡散処理が可能であること、及びエピ最上部に位置するエミッタコンタクト層とは異なり、その上に高品質なエピ層を成長する必要があるため、格子定数の違いによる転位の導入が避け難いInGaAs層を適用するのは難しいことによるものである。しかし電極拡散が適用可能なコレクタコンタクト層においてもある程度の高キャリア濃度ドーピングは必須である。これは電極との接触抵抗のみならず、電極か

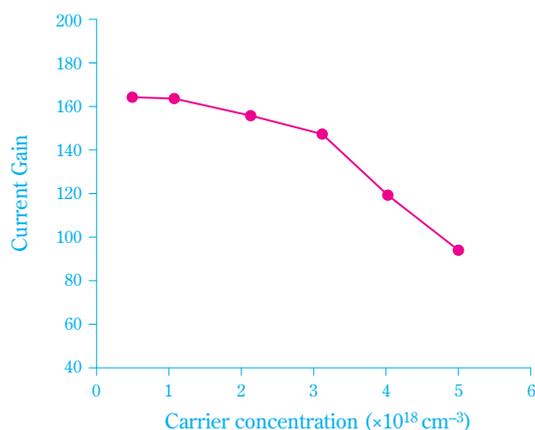


Fig. 5 Impact of sub-collector carrier concentration on current gain

ら横方向に流れる経路での直列抵抗成分をも低減するためである。GaAsへのn型高キャリア濃度ドーピングについては、得られる最高キャリア濃度はp型と比較し低く $<1 \times 10^{19} \text{cm}^{-3}$ 程度である。これはGaAsの伝導帯下端が価電子帯上端に比べフェルミ安定化準位からエネルギー的に離れていることによるものである。また上述のp型ドーピング同様に、ドーパ量を増やしていくと次第にそれを補償する結晶欠陥が導入される。n型ドーピングの場合においてはp型のようなH原子によるパシベーションではなくGa空孔、格子間位置原子等の自己形成の格子欠陥によってキャリア補償されるのが一般的である。このような格子欠陥の結晶中での拡散速度は非常に速く、サブコレクタ層以降の結晶成長中に結晶中を拡散し、コレクタ層を貫通してトランジスタ特性を大きく左右するベース層/エミッタ層まで到達する。その結果、過剰にサブコレクタ層がドーパされた場合、トランジスタの電流増幅率が低下するという現象を引き起こすことになる。従って結晶欠陥が導入されない程度のドーピング濃度を適用する必要がある(データの一例をFig. 5に示す)<sup>9)</sup>。但し、結晶欠陥の導入はその結晶成長条件にも大きく依存するものであり、つまりストイキオメトリ制御によって最高キャリア濃度値は高めることが可能である。尚、このサブコレクタ層の結晶欠陥制御、高キャリア濃度化技術は、エミッタコンタクト層の下方に位置し、InGaPエミッタ層とエミッタコンタクト層との間の電子注入のつなぎの役割を果たすn-GaAs層からなるサブエミッタ層についても同様に適用することができる。

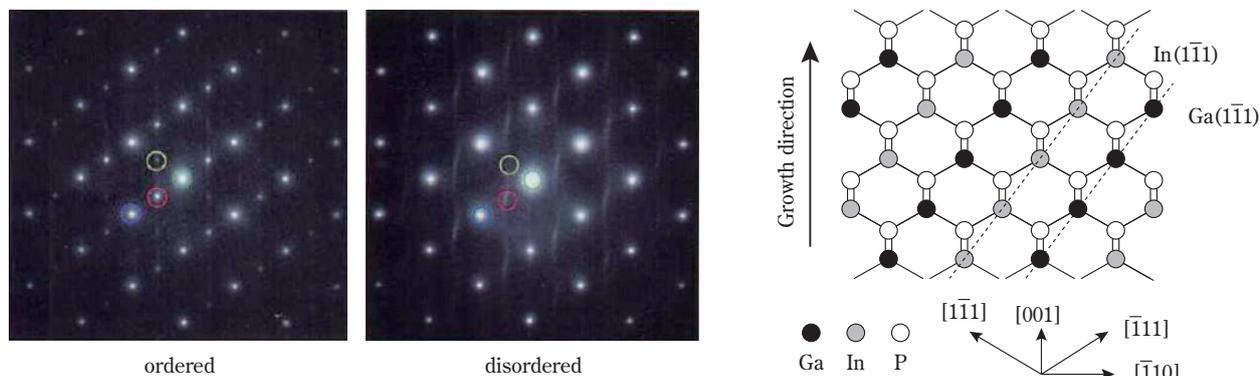
### 3. InGaP結晶成長とエミッタ層への適用

HBTでは上述の通り、ベース電流のエミッタへの漏れこみを防ぐため、ベース層に対してバンドギャップの大きい材料からなるエミッタ層が用いられる。GaAs格子整合系HBTにおいては主にGaAsと格子定数がほぼ

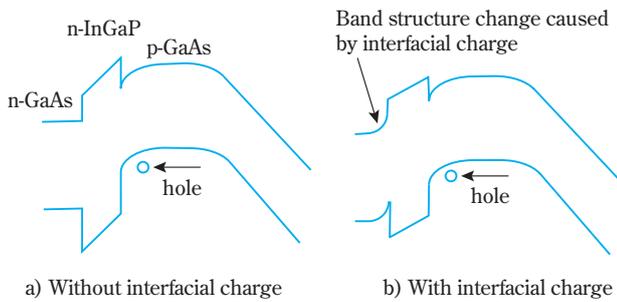
等しいAlGaAsやInGaPが用いられるが、価電子帯側のバリアを大きくすることでホール電流のロスを防ぎ、伝導帯側のバリアを小さくすることでエミッタからの電子注入抵抗を下げる事ができるという点ではInGaPを用いる場合に高い特性が得られる。またAlGaAs結晶は化学的に活性なAlを含んでいることから、デバイス加工時に表面に露出する結晶部分において表面準位密度が高くなりやすく、この準位が電子やホールのトラップとなることから、デバイス特性及び信頼性に影響するとされている。これらの点ではAlGaAsに比べてInGaPを用いることが有利であると言えるが、InGaP結晶においても結晶成長面での特有の問題がある。そのうちの一つは界面制御である。V族原子としてAs、Pを用いる結晶系のMOCVD成長においては結晶成長表面でのV族原子の解離圧が高いため、Ⅲ族原料に比べて数十～数百倍のV族原料を供給することが一般的であり、結晶成長はⅢ族原料の供給律速条件で行われる。そのためⅢ族元素の切り替えは比較的容易でありⅢ族原子が異なるヘテロ接合において急峻なヘテロ界面が形成できる。一方V族原子が異なるヘテロ接合については制御が困難である。上述の通りV族原子の解離圧が高いためⅢ-V族の化合物半導体のMOCVD結晶成長表面では、成長を中断する際にも結晶表面からのV族原子の脱離を抑制するためにV族原料の供給は継続する必要がある。V族元素が異なるヘテロ界面を形成する際には、このV族原料を切り替えることになるが、結晶表面にあるV族原子の解離圧の大きさ、及び気相のV族ガス分圧によっては結晶表面のV族原子の置換が生じる場合が発生する。従ってヘテロ接合界面でのガス切り替えシーケンスによって形成されるヘテロ界面の急峻性が影響を受けることになる。具体的に言うと例えばGaAs結晶上にInGaP結晶を成長する場合、As原料からP原料への切り替えを行うが、P原料への切り替えを行った後Ⅲ族原料、即ちGa原料とIn原料の供給

開始までの経過時間によっては、結晶表面でAs原子とP原子の置換が生じることになり、GaAsPのような結晶が形成される。これは所謂界面遷移層と呼ばれるものでヘテロ接合界面の急峻性が失われ、デバイス特性を低下させる原因となる。このような現象を抑制するためにはMOCVDガス供給装置の設計、及びその装置に見合ったガス切り替え条件の適正化が必要である。

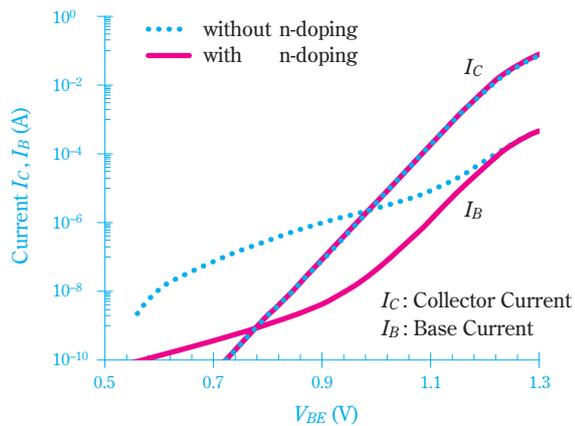
InGaP結晶を用いることによる問題の2点目は自然超格子の形成である。MOCVD成長によるInGaP結晶では成長条件によってはⅢ族結晶面にIn原子が多く存在する格子面とGa原子が多く存在する格子面が規則的に並ぶことでエネルギー的に安定になることが知られており、この現象が自然超格子形成と呼ばれている<sup>10)</sup>。(100)結晶面上へのInGaP結晶成長では<110>方向に規則的な配列が生じることが電子線回折により確認されている (Fig. 6)。自然超格子が形成されると、Ga原子とIn原子のP原子との結合状態、格子定数の違いにより生じる歪みから、分極電荷が生じることが知られている。この電荷はInGaP結晶中では隣接原子間で打ち消し合うが、InGaP層全体の上下界面ではそれぞれ電荷が残ることになる。この電荷量は、自然超格子の形成度合によって変化する値であり、その形成度合は成長条件にも依存する。またこの自然超格子の形成度合によってInGaP層のバンドギャップ値も変化する事が知られている。具体的には自然超格子度合が大きい程バンドギャップは小さくなり、この時バンドギャップの減少は主に伝導帯側で生じると考えられている。このことは、価電子帯側でベース層からの正孔のエミッタ注入に対する障壁を維持する一方、エミッタからベースへの電子障壁は小さくなることからHBT動作に対し有利な方向である。しかしこのように層の上下界面に界面電荷が存在するInGaP層をエミッタ層として用いるHBTを作製すると、そのデバイス特性に界面電荷による影響が現れる。GaAs (100) 結晶上へのInGaP結晶



**Fig. 6** Natural superlattice formation (electron beam diffraction pattern difference - order/disorder)



**Fig. 7** Band structure change caused by interfacial charge between InGaP and GaAs



**Fig. 8** Effect of InGaP interfacial charge on HBT Gummel plot

成長においては、その極性からInGaP結晶の下界面において正電荷と自由電子が発生し、上界面には負電荷と自由正孔が発生する。Fig. 1に示したようなHBT構造ではInGaPエミッタ層の下側には高濃度にp型ドーパされたベース層が存在するため、自然超格子によって発生した正界面電荷はベース層のイオン化アクセプタによる負電荷で打ち消される。InGaP結晶の上界面においても高濃度のn型ドーパ層が存在する場合は同様に界面電荷を打ち消すことが可能であるが、HBTの設計によっては低濃度のn型層を配置する場合もある。その場合においてはInGaP上側界面の負電荷によってInGaP層のバンドが持ち上げられることになり、その影響がベース/エミッタ界面にも及ぶ (Fig. 7)。その時のGummel PlotをFig. 8に示す。界面電荷が存在する場合で低電圧域でのベース電流 ( $I_B$ ) が増大しており、その結果低電流域で電流増幅率が低下していることがわかる。これはInGaP結晶上側界面でのバンドの持ち上がりによってベース/エミッタ界面でのホールバリアが減少し、ベース層からエミッタ層へのホールの流れ込みが増えることに起因すると考えられる。この影響の解消はInGaP結晶上側の電荷を補償すること

で可能となる。具体的にはInGaP結晶上側界面近傍にn型のドーパを行うことで可能であり、この方法を用いることでFig. 8に示すように低電圧域でのベース電流の増加を抑制することができている<sup>11)</sup>。

## HBT実用における課題

上述の技術を用いてHBTデバイスの基本性能は実用水準を満たすものが出来上がってはいるものの、エピタキシャル基板の製造上、及び動作条件上で生じる問題がある。以下にその例を紹介する。

### 1. バルクGaAs基板の結晶欠陥

これまで述べてきた通り、HBTのトランジスタ動作においては電荷の再結合中心となるような結晶欠陥、不純物等が存在する場合電流増幅率等の特性が低下する。これまでは成長条件、ドーピング等によって導入される欠陥について記載してきたが、下地となるバルクGaAs基板から伝搬する欠陥も影響を与える因子の一つである。GaAs基板の製造方法としてはvertical gradient freeze (VGF) 法、vertical boat (VB) 法、liquid encapsulated Czochralski (LEC) 法が挙げられる。これらの方法は基本的に融液成長方法であり、GaAsの融点付近で結晶が育成される訳であるが、このような高温では熱力学的に空孔や格子間原子など各種の点欠陥濃度が高くなる。また製造方法・製造条件によっては結晶育成時のストイキオメトリ変動や残留応力により、得られる基板の点欠陥密度あるいは転位密度は大きな影響を受ける。転位については一般的にエッチピット法等によって評価可能であるが、一般的にVGF法、VB法で $1 \times 10^3 \text{ cm}^{-2}$ 台、LEC法で $1 \times 10^4 \text{ cm}^{-2}$ 台の転位密度が得られている。これらの転位はそれ自体が再結合中心として活性であるため、HBT動作部分まで伝播した場合、HBT特性・信頼性に大きな影響を与えられられる。この転位密度自体にもばらつきがあり、そのばらつきがHBT特性の変動要因となるが、さらに転位はそれ自身、上記のような各種点欠陥類の吸収あるいは放出源としても作用し、一般に転位および各種点欠陥の挙動は非常に複雑である。またそれらの欠陥の一部は先述のサブコレクタの高濃度ドーパ時の欠陥同様、基板からHBT動作部分まで伝播し電流増幅率など重要特性に影響を与えられられる。この影響を防ぐための方策の一つとして転位をエピ層中でブロックできる層の導入が図られている。レーザなどの光用途のエピで行われる一般的な転位伝搬ブロック方法としては格子定数の異なる2層のペアを複数層積層し (歪み超格子)、その歪みエネルギーを用いて転位を界面方向に曲げ、結晶外へ排出する方法がある。またもう一つの方法としては不純物ドーピングにより転位を排除する

ような手法も提案されており、これらの手法を用いることでHBT特性への転位の影響を低減できる可能性がある。

## 2. HBT熱暴走問題

HBTにおいては、冒頭に述べたようにベースからエミッタへの逆注入電流をベースエミッタ界面に形成されるヘテロ障壁により抑制できることから、ベースを高濃度にドーピングでき、高速動作時に有害なベース抵抗を下げる事が出来る。しかし高密度電流駆動時にはやはりベースの横方向抵抗の影響により、ベース電極に近いエミッタ周辺部の電流密度が高くなり、抵抗の大きくなる中央部と電流密度の差が生じる。このような不均一化の影響を避けるため、通常は、エミッタについては小さな電極を多数並列に形成する設計が採用されている。このため、各エミッタにおいては電極との接触抵抗あるいはエミッタ結晶層の抵抗を下げる事が重要な課題となっていることは前述の通りである。

しかし、HBTを含むバイポーラトランジスタ一般においては熱暴走という厄介な問題が存在する<sup>12)</sup>。熱暴走のメカニズムは極めてシンプルである。すなわち、エミッタベース間に順バイアスを加えていくとエミッタからコレクタへ流れる電流が指数関数的に増加するわけであるが、電流経路には一定の抵抗が存在するため、発熱が生じる。発熱量の大きな部分では温度上昇により当該部分の半導体結晶のバンドギャップが小さくなるため、エミッタからの注入電流に対するエネルギー障壁は小さくなり電流密度はさらに上昇する。一般的に多数のエミッタが並列に存在する場合には各エミッタ間の加工精度の差、あるいは同じエミッタ内においても上記のようなベース電極からの距離の差（抵抗差）、さらには自然発生的なゆらぎによりHBTを形成するエミッタ間あるいはエミッタ内で電流密度の差が生じる。いったん電流密度の差が生じると、そこで発生する温度差により高電流密度の部位には一層電流が集中する正帰還作用がかかり、最終的には異常な電流密度による電界もしくは熱効果により結晶破壊が生じる。これがいわゆる熱暴走現象である。同現象抑制のため、エミッタ電極の配置、あるいは配線を通じた温度の均一化や放熱の向上等の対策が採られている。しかしホモバイポーラトランジスタあるいは価電子帯障壁の比較的小さなAlGaAs/GaAs系HBTでは温度上昇した場合、ベース電流がある程度エミッタ側に流出してベース電位が上がりエミッタからの電流注入を鈍らせる負帰還作用があるのに対し、価電子帯障壁の大きなInGaP/GaAs系HBT等は温度特性に優れる一方で熱暴走に対してはとりわけ脆弱である。このため、エミッタ電極部に温度上昇時に抵抗の増大するサーミスタ特

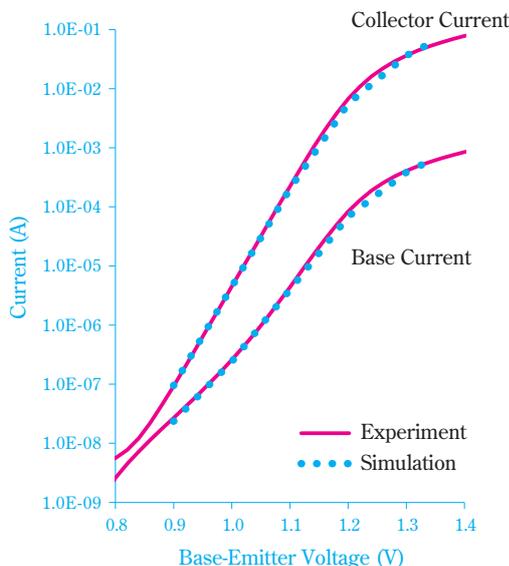
性を有するいわゆるバラスト抵抗を形成し、温度上昇の生じた部位の抵抗を自動的に上げ、電流集中を抑制する機構が採用されている。このバラスト抵抗についてはエミッタ電極部に重ねて形成することも多いが、半導体結晶層内に形成することも多い。多くの半導体は通常負の温度特性を有しており、比較的大きな負温度特性を実現することでバラスト層として機能させることが可能である。しかし、トランジスタの一般動作条件においてはこれらバラスト層は単なる抵抗として損失の要因となるため、より低抵抗でかつ有効な熱暴走抑止機能を有するHBT結晶構造の開発は今後の課題のひとつである。

## HBTデバイスシミュレーション

目的の電気特性を有するHBTを設計するためには、各層の層厚、組成 (AlGaAsのAl比率等)、不純物濃度 (Si、C等の濃度) を最適化する必要がある。HBTは実用レベルでの微細加工を含むデバイス形成には多くの加工プロセス・時間と労力を要するが、一方100 $\mu\text{m}$ 前後の大面積を有するHBTは特殊な微細加工を要さず、簡素な加工技術を用いて最短3時間程度の時間でデバイスを形成することが可能である。このような大面積エミッタデバイスは最終製品デバイスとは当然異なるが、低電流密度領域での電流増幅率を含む重要な幾つものデバイスパラメータを短時間で抽出可能であり、HBT用エピタキシャル結晶開発及び製品の品質保証の観点から非常に有用な技術であり、広く採用されている。しかし、単純にHBTを構成するエミッタ・ベース及びコレクタの3層の設計を考えた場合、3層について上記パラメータをそれぞれ2水準としても、その組み合わせの総数は $2^3 \times 3 = 512$ となり、その全てについて実験するのは、限られた開発期間とコストを考えると現実的でない。さらに現実には上記3層もエミッタコンタクト層、サブエミッタ層、バラスト層、サブコレクタ層など細かく分かれ、さらに各層の界面層の構成など最適化すべきパラメータとその検討すべき水準は天文学的数字になる。この問題に対処するため、当社はp-HEMT向けエピタキシャル基板については既にデバイスシミュレータを開発し、その開発に適用しているが、さらにHBT開発に対応すべくHBTデバイスシミュレータを作成した。以下にその技術の概要を記述する。

作成したHBTシミュレータはドリフト拡散法<sup>13)</sup>に基づいている。ドリフト拡散法は、電流を、電界強度に依存するドリフト電流と、キャリア (電子、あるいはホール) の濃度勾配に依存する拡散電流の和で表現する方法であるが、ボルツマン輸送方程式 (量子力学を考慮する場合はウィグナー輸送方程式) の粗い近似である。このため、より近似の少ないハイドロダイナミック

法やモンテカルロ法と比較し、計算速度は速いが、計算される電気特性と実測電気特性との差は大きいとされている。この差を小さくするため、当社で測定した複数のHBTの電流-電圧特性を参照し、電子とホールの移動度、異種化合物半導体界面（ヘテロ界面）におけるバンドオフセット等の物理パラメータを調節した（もちろん、計算速度を犠牲にして、より近似が少ない手法を用いる場合、これらの物理パラメータは実測により近い値となる。）。もう一点工夫したのは、ヘテロ界面近傍における電流の計算方法である。一般の半導体デバイスシミュレータでは、ヘテロ界面においてのみ熱電子・電界放出境界条件（Thermionic-Field-Emission境界条件、具体的には「ヘテロ界面におけるエネルギー障壁をキャリアが乗り越える際、熱エネルギーとトンネル効果を利用する」という考え方で界面電流を計算する境界条件）を設定する<sup>13)</sup>。我々は、ヘテロ界面近傍において、ヘテロ界面に垂直な方向のキャリア電流密度を、ドリフト拡散方程式に基づいて計算されるキャリア電流密度と、熱電子・電界放出境界条件に基づいて計算されるキャリア電流密度とを加重平均して得られる値に設定する方法を考案した<sup>14)</sup>。本方法では、ヘテロ界面からある程度離れた点では、ドリフト拡散電流が主であるが、ヘテロ界面に近づくに従ってドリフト拡散電流に対する熱電子・電界放出境界条件電流の比率が増え、ヘテロ界面では熱電子・電界放出境界条件電流のみとなる。この方法で電流-電圧特性を計算すると、ヘテロ界面においてのみ熱電子・電界放出境界条件を設定した場合に比べ、計算電流-電圧特性と実測電流-電圧特性の差は小さくなった<sup>14)</sup>。上記HBTシミュレータを用いて計算した電流-電



**Fig. 9** Gummel plot comparison between simulation and experimental results

圧特性（Gummelプロット）の例をFig. 9に示す。実測結果の再現性は比較的良好である。現在、当社では、上記HBTシミュレータを、HBTのGummelプロット、増幅率、コレクター-ベース間耐圧、エミッター-ベース間耐圧、さらには熱暴走現象の解明や抑制、等の予測に活用し、層構造の最適化に役立てている。

## まとめ

これまで述べてきた技術を基に当社では移動体通信向け等のパワーアンプ用HBTエピウエハを製造販売している。最近ではHBTパワーアンプとp-HEMTで形成されるローノイズアンプやスイッチとを集積できるようにしたBiHEMT構造も使用され始めており、エピ基板の構造の複雑化と高機能化が一層進展していると共に、製造面においても要求される品質は次第に高くなってきている。それを実現するため、開発機能の強化ならびに製造技術の向上を継続して進めている。化合物半導体材料はSiと比較して材料設計、特性制御の面でバラエティに富んでおり、化合物半導体が適用できるデバイスの更なる広がりが期待できる。近年では複雑化、多様化する電子情報関連機器の性能限界を決める要因として半導体材料自体の特性による部分が大きいとも言われている。当社における結晶成長、解析評価技術を最大限に活用し、化合物半導体市場拡大の一端を担っていきたいと考えている。

## 引用文献

- 1) 秦 雅彦, 福原 昇, 松田 芳信, 前田 尚良, 住友化学, **1994-I**, 34 (1994).
- 2) 秦 雅彦, 福原 昇, 笹島 裕一, 善甫 康成, 住友化学, **2000-I**, 10 (2000).
- 3) 秦 雅彦, 井上 孝行, 福原 昇, 中野 強, 長田 剛規, 秦 淳也, 栗田 靖之, 住友化学, **2008-I**, 4 (2008).
- 4) 本城 和彦, “マイクロ波半導体回路 基礎と展開”, 小西 良弘 監修, 日刊工業新聞社 (1993).
- 5) G. B. Stringfellow, “Organometallic Vapor-Phase Epitaxy: Theory and Practice”, Second Edition, Academic Press (1999).
- 6) 住友化学(株), JP 2000-49094 A, US 6191014 B1 (2001).
- 7) E. Tokumitsu, *Jpn. J. Appl. Phys.*, **29** (5), L698 (1990).
- 8) M. Borgarino, R. Plana, S. Sylvain, L. Delage, F. Fantini and J. Graffeuil, *IEEE Trans. Electron. Devices*, **46**, 10 (1999).
- 9) 住友化学(株), JP 5543302 B2 (2014).
- 10) Y. S. Chun, Y. Hsu, I. H. Ho, T. C. Hsu, H. Murata,

G. B. Stringfellow, J. H. Kim and T. -Y. Seong, *J. of Electron. Materials*, **26** (10), 1250 (1997).  
11) 住友化学(株), JP 5108694 B2 (2012).  
12) W. Liu, A. Khatibzadeh, J. Sweder and H-F. Chau, *IEEE Trans. Electron Devices*, **43** (2), 245 (1996).

13) V. Palankovski and R. Quay, "Analysis and Simulation of Heterostructure Devices", Springer (2004).  
14) 住友化学(株), JP 2006-302964 A.

PROFILE



**高田 朋幸**  
*Tomoyuki TAKADA*  
住友化学株式会社  
情報電子化学品研究所  
上席研究員 グループマネージャー  
(現職：電子材料事業部 化合物半導体材料部長)



**秦 雅彦**  
*Masahiko HATA*  
住友化学株式会社  
先端材料探索研究所  
上席研究員  
(現所属：住友化学エレクトロニックマテリアルズ)



**福原 昇**  
*Noboru FUKUHARA*  
住友化学株式会社  
情報電子化学品研究所  
主席研究員



**栗田 靖之**  
*Yasuyuki KURITA*  
住友化学株式会社  
先端材料探索研究所  
上席研究員 博士(農学)



**山田 永**  
*Hisashi YAMADA*  
住友化学株式会社  
情報電子化学品研究所  
主席研究員 博士(工学)  
(現所属：先端材料探索研究所)